

DIALOG(R)File 351:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

008727914 \*\*Image available\*\*

WPI Acc No: 1991-231929/199132

XRPX Acc No: N91-176829

**Back-up power for integrated circuit - uses internal circuit to switch  
back-up power on which main power is disconnected**

Patent Assignee: NEC CORP (NIDE )

Inventor: NEMOTO M

Number of Countries: 004 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 440204	A	19910807	EP 91101221	A	19910130	199132 B
EP 440204	A3	19920812	EP 91101221	A	19910130	199336
US 5307318	A	19940426	US 91657768	A	19910130	199416
EP 440204	B1	19960403	EP 91101221	A	19910130	199618
DE 69118420	E	19960509	DE 618420	A	19910130	199624
			EP 91101221	A	19910130	

Priority Applications (No Type Date): JP 9020581 A 19900130

Cited Patents: NoSR.Pub; EP 49462; EP 51533; US 4288865

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 440204 A

Designated States (Regional): DE FR GB

US 5307318 A 11 G11C-013/00

EP 440204 B1 E 12 G11C-005/14

Designated States (Regional): DE FR GB

DE 69118420 E G11C-005/14 Based on patent EP 440204

Abstract (Basic): EP 440204 A

An integrated circuit device comprises a power terminal (111) to which a main voltage is applied, a second power terminal (110) to which a backup voltage is applied, a connection device and comparison circuitry (29). The first power terminal is connected to a source line of an internal circuit. A transistor is connected between the second power terminal and the source line of the internal circuit. The voltage at the first power terminal is compared with the voltage at the second power terminal.

The voltages are compared, also, with an absolute value. If the voltage from the first power terminal is less than the absolute value the power supply is sourced from the second power source.

ADVANTAGE - Backup power source may be connected directly to power terminals without use of diode circuitry. (10pp Dwg.No.2/5)

Abstract (Equivalent): EP 440204 B

A semiconductor integrated circuit device comprising a first power terminal (110) to which a main source voltage (11) is to be applied, a second power terminal (111) to which a backup voltage (12) is to be applied, a source line (120,161) for connecting said first power terminal to an internal circuit (16), data storage means (17) coupled to said source line (120,161), a transistor (212) connected between said second power terminal (111) and said source line (120,161), comparator means (29) for comparing a first voltage relative to the voltage at said first power terminal (110) with a second voltage relative to the voltage at said second power terminal (111) to make

said transistor (212) non-conductive when said first voltage is larger in absolute value than said second voltage, and main source voltage reduction monitor means (24-28) for forbidding any data access to said data storage means (17) when the voltage at first power terminal (110) is lowered to an intermediate value between said main source voltage (11) and said backup voltage (12).

Dwg.1/5

Abstract (Equivalent): US 5307318 A

The semiconductor IC device in which an internal circuit thereof is held by a backup power source when a main power source is disconnected comprises a comparator for comparing a potential at a first power terminal (111) with that at a second power terminal (110).

When the potential at the first power terminal is reduced switch means connected between the first and second power terminals is closed to supply power from the second power terminal to a data storage unit (17) while forbidding write and read operations of store data.

ADVANTAGE - Backup operation for holding internal states can be performed with number of externally provided components reduced.

Dwg.1/5

Title Terms: BACK; UP; POWER; INTEGRATE; CIRCUIT; INTERNAL; CIRCUIT; SWITCH  
; BACK; UP; POWER; MAIN; POWER; DISCONNECT

Derwent Class: T01; U13; U14

International Patent Class (Main): G11C-005/14; G11C-013/00

File Segment: EPI

Manual Codes (EPI/S-X): T01-H01B; T01-H01C; U13-E; U14-A20

?

⑬ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Übersetzung der  
europäischen Patentschrift

⑤① Int. Cl.<sup>8</sup>:  
G 11 C 5/14

⑧⑦ EP 0 440 204 B1

⑩ DE 691 18 420 T 2

②① Deutsches Aktenzeichen:	691 18 420.8
⑧⑧ Europäisches Aktenzeichen:	91 101 221.9
⑧⑥ Europäischer Anmeldetag:	30. 1. 91
⑧⑦ Erstveröffentlichung durch das EPA:	7. 8. 91
⑧⑦ Veröffentlichungstag der Patenterteilung beim EPA:	3. 4. 96
④⑦ Veröffentlichungstag im Patentblatt:	5. 12. 96

DE 691 18 420 T 2

③① Unionspriorität: ③② ③③ ③①  
30.01.90 JP 20581/90

⑦③ Patentinhaber:  
NEC Corp., Tokio/Tokyo, JP

⑦④ Vertreter:  
Betten & Resch, 80469 München

⑧④ Benannte Vertragsstaaten:  
DE, FR, GB

⑦② Erfinder:  
Nemoto, Masahisa, c/o NEC Corporation, Minato-ku,  
Tokyo, JP

⑥④ Integrierte Halbleiterschaltungsanordnung mit einem Hauptleistungsanschluss und einem  
Sicherungsleistungsanschluss, die unabhängig voneinander sind

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die  
Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das  
erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und  
zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist  
(Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht  
worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 691 18 420 T 2

## HINTERGRUND DER ERFINDUNG

Die vorliegende Erfindung bezieht sich auf ein integriertes Halbleiterschaltungsbauelement und insbesondere auf ein integriertes Halbleiterschaltungsbauelement, in dem darin gespeicherte Daten selbst nach einer Unterbrechung der Hauptleistungsversorgung gehalten werden müssen.

In einem integrierten Halbleiterschaltungsbauelement mit einer Datenspeicherschaltung, die aus flüchtigen Speichern wie etwa RAMs aufgebaut ist, kommt es häufig vor, daß die internen Zustände wie etwa Daten unverändert gehalten werden müssen, selbst nachdem eine Hauptleistungsversorgungsspannung unterbrochen worden ist. Hierzu ist es im Stand der Technik wohlbekannt, eine Ersatzleistungsquelle zu verwenden, die an das Bauelement eine Ersatzspannung anlegt, wenn die Hauptleistungsspannung entfernt wird.

Genauer ist, wie in Fig. 5 gezeigt ist, eine Hauptleistungsquelle 60, die eine Hauptleistung oder eine normale Betriebsspannung  $V_{CC}$  bereitstellt, über einen Leistungsschalter 61 und eine Diode 62 mit einem Leistungsanschluß 51 eines integrierten Schaltungsbauelements (IC) 50 verbunden, ferner ist mit dem Anschluß 51 über eine Diode 66 eine Ersatzleistungsquelle 65 verbunden. Der andere Leistungsanschluß 52 des IC 50 ist geerdet (GND). Da eine Ersatzspannung  $V_{BUP}$  niedriger als die normale Betriebsspannung  $V_{CC}$  ist, wird die Diode 66 dann, wenn der Leistungsschalter 61 geschlossen wird, damit der IC 50 einen Normalbetrieb ausführt, in Sperrichtung vorgespannt, um die Ersatzleistungsquelle 65 vom IC 50 abzukoppeln. Wenn

andererseits der Schalter 61 geöffnet wird, um die Hauptleistungsquelle 60 abzukoppeln, wird die Diode 66 leitend, so daß die Ersatzspannung  $V_{BUP}$  an den Leistungsanschluß 51 angelegt wird. Der IC 50 wird somit in einen Ersatzzustand gebracht. Die Diode 62 ist in diesem Zeitpunkt gesperrt. Somit können die internen Zustände des integrierten Schaltungsbauelements 50 unverändert gehalten werden, selbst nachdem die Hauptleistungsquelle abgekoppelt worden ist.

Bei der obigen Konstruktion ist es jedoch notwendig, daß die Diode 66 vorhanden ist, die die Ersatzleistungsquelle 65 vom Leistungsanschluß 51 im Normalbetriebszustand des IC 50 abkoppelt. Die Zunahme der Anzahl der außerhalb des integrierten Schaltungsbauelements 50 anzubringenden Teile macht nicht nur das den IC 50 verwendende System teurer, sondern reduziert außerdem den Produktionsausstoß. Darüber hinaus wird die Ersatzspannung  $V_{BUP}$  tatsächlich an den Leistungsanschluß 51 mit einem Spannungsabfall angelegt, der dem Vorwärtsspannungsabfall  $V_F$  der Diode 66 entspricht. Um daher die internen Zustände des IC 50 im Ersatzzustand zu halten, muß die Ersatzleistungsquelle eine tatsächliche Ersatzspannung  $V_{BUP}$  erzeugen, die wenigstens um die Spannung  $V_F$  höher als die Minimalspannung ist, die zum Halten der internen Zustände des Bauelements notwendig ist. Als Ersatzleistungsquelle 65 wird im allgemeinen eine Batterie verwendet. Die Tatsache, daß die relativ hohe Ersatzspannung der Batterie erforderlich ist, bedeutet, daß deren Lebensdauer entsprechend verkürzt wird.

Die EP-A 0 051 533 offenbart eine Ersatzbatterie-Steuer-einrichtung für einen Schreib-Lese-Speicher. Die Steuer-einrichtung enthält einen Hauptleistungsanschluß (10) und einen Ersatzleistungsanschluß (14), an die eine Haupt-quellenspannung bzw. eine Ersatzspannung ohne Verwendung

von Dioden angelegt werden sollen. Ein erster Transistor (34) ist zwischen den Hauptleistungsanschluß und eine Quellenleitung (16) des Schreib-Lese-Speichers geschaltet und wird durch eine Ladungspumpe (36-42) angesteuert, die eine Steuerspannung erzeugt, die höher als die Leistungsspannung ist. Um zu verhindern, daß die Quellenleitungsspannung auf Massepegel geändert wird, wenn die Hauptleistung unterbrochen wird, wird ein Niedrigpegelsignal erzeugt, das den ersten Transistor (34) ausschaltet. Ein zweiter Transistor 50 ist zwischen den Ersatzleistungsanschluß (14) und die Quellenleitung (16) geschaltet. Eine Vergleichsschaltung (18-32) vergleicht die Spannung auf der Quellenleitung mit der Ersatzspannung und macht den zweiten Transistor leitend, nachdem die Spannung auf der Quellenleitung als Antwort auf eine Unterbrechung der Hauptleistung abgesenkt worden ist.

Es ist daher die Aufgabe der vorliegenden Erfindung, die Schaltung des obigen Standes der Technik zu verbessern und insbesondere zu vereinfachen.

Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein integriertes Halbleiterschaltungsbauelement zu schaffen, mit dem ein Ersatzbetrieb zum Halten seiner internen Zustände bei verringerter Anzahl von extern vorgesehenen Komponenten ausgeführt werden kann.

Es ist eine weitere Aufgabe der vorliegenden Erfindung, ein integriertes Halbleiterschaltungsbauelement zu schaffen, bei dem eine an es anzulegende Ersatzspannung abgesenkt werden kann.

Die zwei Ausführungsformen der Erfindung sind in den Ansprüchen 1 und 4 definiert. Weitere Verbesserungen sind in den verbleibenden Unteransprüchen beschrieben.

## KURZBESCHREIBUNG DER ZEICHNUNGEN

Die obigen und andere Aufgaben, Vorteile und Merkmale der vorliegenden Erfindung werden deutlicher aus der folgenden Beschreibung, die in Verbindung mit den beigefügten Zeichnungen gegeben wird, in denen:

Fig. 1 ein internes Blockschaltbild eines IC gemäß einer Ausführungsform der Erfindung mit einer Verbindung zwischen Leistungsquelle und IC ist;

Fig. 2 ein Schaltbild einer Leistungsquellenerfassungs-/Versorgungs-Steuerschaltung ist, die in Fig. 1 gezeigt ist;

Fig. 3 ein internes Blockschaltbild eines IC gemäß einer weiteren Ausführungsform der vorliegenden Erfindung mit einer Verbindung zwischen Leistungsquelle und IC ist;

Fig. 4 ein Schaltbild einer Leistungsquellenerfassungs-/Versorgungs-Steuerschaltung ist, die in Fig. 3 gezeigt ist; und

Fig. 5 ein Verbindungsschaltbild von Leistungsquellen mit einem IC gemäß dem Stand der Technik ist.

## GENAUE BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORMEN

Wie in Fig. 1 gezeigt, enthält ein integriertes Halbleiterschaltungsbauelement 15 gemäß einer Ausführungsform der vorliegenden Erfindung einen Hauptquellenanschluß 110 als ersten Leistungsanschluß, einen Ersatzquellenanschluß 111 als zweiten Leistungsanschluß, einen Masseanschluß 112 als Referenzleistungsanschluß sowie einen Eingabe/Ausgabe-Anschluß 19 für den Empfang und die Ausgabe von Daten und von Steuersignalen. Eine Hauptleistungs-

quelle 11 zum Erzeugen einer Haupt- oder Betriebsspannung Vcc ist an den Hauptquellenanschluß 110 über eine Diode 13 und einen Leistungsschalter 14 angeschlossen, während eine Ersatzleistungsquelle 14 zum Erzeugen einer Ersatzspannung  $V_{BUP}$  direkt an den Ersatzquellenanschluß 111 angeschlossen ist. Der Masseanschluß 112 ist geerdet (GND). Die integrierte Schaltung besitzt als interne Schaltung eine Datenverarbeitungsschaltung 16, ein UND-Gatter 113 und eine Datenspeichereinheit (RAM) 17 zum Speichern von Daten, die selbst nach einer Entfernung der Hauptspannung Vcc gehalten werden müssen. Diese Komponenten werden durch eine Spannung aktiviert, die zwischen eine Leistungsquellenleitung 120 und eine Masseleitung 121 angelegt wird. Die Masseleitung 121 ist an den Anschluß 112 angeschlossen. Die Datenverarbeitungseinheit 16 führt vorgegebene Datenverarbeitungsoperationen an den über den Eingabe/Ausgabe-Anschluß 19 zugeführten Daten aus und speichert die sich ergebenden Daten in der Einheit 17 und/oder gibt sie über den Anschluß 19 nach außerhalb aus. Sie dient ferner dazu, Daten von der Einheit 17 zu lesen und sie nach außen auszugeben. Die Datenübertragung zwischen der Datenverarbeitungseinheit 16 und der Speichereinheit 17 erfolgt über einen Bus 18. Die Einheit 17 kann Daten an die Einheit 16 nur dann ausgeben oder Daten von der Einheit 16 nur dann empfangen, wenn ein Zugriffssignal 115, das an den Chipfreigabeanschluß CE geliefert wird, einen aktiven, hohen Pegel besitzt. Das Zugriffssignal 115 wird durch das UND-Gatter 113 als Antwort auf ein Zugriffsanforderungssignal 117 von der Datenverarbeitungsschaltung 16 und auf ein Zugriffsgewährungssignal 114 gesteuert. Die Funktionen des UND-Gatters 113 werden später genauer beschrieben.

Die integrierte Schaltung 15 enthält ferner eine Leistungsquellenerfassungs-/Versorgungs-Steuerschaltung 101 gemäß der vorliegenden Erfindung. Die Schaltung 101 ist



an die Leistungsanschlüsse 110, 111 und 112 angeschlossen, um die hier vorhandene Spannung zu erfassen und um eine Quellenspannung zu steuern, die an eine Quellenleitung 120 der internen Schaltung angelegt wird. Die Schaltung 101 steuert ferner das Zugriffsgewährungssignal 114.

Wie in Fig. 2 gezeigt, enthält die Quellenerfassungs-/Versorgungs-Steuerschaltung 101 vier P-Kanal-MOS-Transistoren 21, 22, 23 und 212, drei Widerstände 24 bis 26, eine Diode 27, ein Paar von Komparatoren 28 und 29, ein UND-Gatter 211 und einen Invertierer 210. In dieser Ausführungsform ist die Quellenleitung 120 der internen Schaltung an den Hauptquellenanschluß 110 über eine Verdrahtung angeschlossen. Die Gates der Transistoren 21 bis 23 sind miteinander verbunden, während ihre Sources gemeinsam mit dem Anschluß 110 verbunden sind. Widerstände 24 und 26 sind zwischen einem Drain des Transistors 21 und dem Masseanschluß 112 in Serie geschaltet. Der Widerstand 25 ist mit einem Ende an einen Drain des Transistors 22 angeschlossen und mit seinem anderen Ende an eine Anode der Diode 27 angeschlossen, deren Katode an einen Masseanschluß 112 angeschlossen ist. Der Drain des Transistors 23 ist an einen Anschluß für hohes Potential des Spannungskomparators 28 angeschlossen. Ein positiver (+) und ein negativer (-) Eingang des Spannungskomparators 28 sind an einen Verbindungspunkt zwischen den Widerständen 24 und 26 bzw. an eine Anode der Diode 27 angeschlossen. Ein negativer Eingang (-) des Spannungskomparators 29 ist an den Anschluß 111 angeschlossen, während sein positiver Eingang (+) an den Hauptleistungsanschluß 110 angeschlossen ist. Ein Ausgang des Spannungskomparators 29 ist an einen Eingang eines UND-Gatters 212 und an das Gate des Transistors 212 angeschlossen, dessen Source-Drain-Pfad zwischen der Quellenleitung 120 und dem Ersatzquellenanschluß 111 geschaltet ist. Der Transistor 212 arbeitet als Schalter. Der Ausgang des Komparators 29

ist ferner über einen Invertierer 210 an die Gates der Transistoren 21, 22 und 23 angeschlossen. Der andere Eingang des UND-Gatters 211 ist an einen Ausgang des Spannungskomparators 28 angeschlossen. Der Komparator 29, der Invertierer 210 und das UND-Gatter 211 sind zwischen den Hauptleistungsanschluß 110 und den Masseanschluß 112 angeschlossen, um eine Betriebsspannung zu empfangen. Ein Ausgang des UND-Gatters 211 wird als das Zugriffsgewährungssignal 114 verwendet.

Nun wird die Funktionsweise dieses integrierten Schaltungsbauelements 15 beschrieben. Selbstverständlich ist die Hauptspannung  $V_{cc}$  von der Hauptquelle 11 höher als die Ersatzspannung  $V_{SUP}$  von der Ersatzquelle 12.

Wenn der Leistungsschalter 12 geschlossen wird, um den IC 15 zu aktivieren, wird die Hauptspannung  $V_{cc}$  von der Hauptquelle 11 über die Diode 13 an den Leistungsanschluß 110 angelegt. Die Spannung am Anschluß 110 wird ihrerseits über die Quellenleitung 120 an die interne Schaltung angelegt. Im Ergebnis führt die interne Schaltung ihren vorgegebenen Schaltungsbetrieb aus. Hierbei ist der Ausgang des Komparators 29 auf hohem Pegel ( $V_{cc}$ -Pegel), weshalb der Transistor 212 in einem nichtleitenden Zustand ist. Daher ist die Ersatzquelle 12 von der Quellenleitung 120 abgekoppelt.

Wenn andererseits der Leistungsschalter 14 geöffnet wird, um die Hauptquelle abzukoppeln, beginnt die Spannung des Hauptleistungsanschlusses 110 vom  $V_{cc}$ -Pegel abzusinken. Entsprechend der Abnahme der Spannung am Anschluß 110 wird die Ausgangsspannung des Komparators 29 niedriger. Der Transistor 212 wird jedoch im Ausschaltzustand gehalten, da die Gate- und Source-Potentiale gleich sind. Wenn die Spannung am Anschluß 110 gleich der Ersatzspannung  $V_{SUP}$  wird, wird der Ausgang des Komparators 29 zum nied-

rigen Pegel (Massepotential) geändert. In diesem Zeitpunkt arbeitet die Elektrode des Transistors 212 auf seiten des Ersatzquellenanschlusses 111 als Quellenelektrode, so daß der Transistor 212 eingeschaltet wird. Somit wird die Ersatzspannung  $V_{BUP}$  über den Transistor 212 an die Quellenleitung 120 der internen Schaltung angelegt, so daß die in der Datenspeichereinheit 17 gespeicherten Daten ohne Zerstörung gehalten werden können. Da der Transistor 212 zwischen der Source und dem Drain in seinem leitenden Zustand einen Spannungsabfall hervorruft, wird der Ausgang des Komparators 29 auf niedrigem Pegel gehalten. Wenn der Leistungsschalter erneut geschlossen wird, wird der Transistor 212 ausgeschaltet und wird an die Leitung 120 die Spannung  $V_{CC}$  angelegt.

Daher ist zum Anschließen der Ersatzspannung 12 an den IC 15 keine Diode erforderlich. Da die Source-Drain-Spannung des Transistors 212 in seinem leitenden Zustand viel niedriger als die Vorwärtsspannung der Diode ist, ist es möglich, eine Zeitperiode zu verlängern, in der die Bereitstellung der Ersatzspannung möglich ist.

Wie erwähnt, wird in diesem IC 15 die Ersatzspannung  $V_{BUP}$  während der Periode der Bereitstellung der Ersatzspannung an die Quellenleitung 120 angelegt, um Daten in der Datenspeichereinheit 17 zu halten. Gleichzeitig wird die Spannung  $V_{BUP}$  auch an die Datenverarbeitungseinheit 16 der internen Schaltung angelegt. Wenn daher Signale, die Rauschen enthalten, zufällig von einem externen Bauelement an den Eingabe/Ausgabe-Anschluß 19 angelegt werden, kann als Antwort darauf die Schaltung 16 ein Zugriffsanforderungssignal 117 für die Datenspeichereinheit 17 erzeugen. Falls das UND-Gatter 113 nicht vorhanden wäre, könnten die in der Datenspeichereinheit 17 gespeicherten Daten geändert werden, so daß das Ziel des Haltens der internen Zustände der Schaltung mit der Er-

satzquelle während einer Abkopplung der Hauptquelle nicht erreicht werden könnte.

Um zu vermeiden, daß eine solche Situation auftritt, werden das UND-Gatter 113 und das Zugriffsgewährungssignal 114 von der Quellenerfassungs-/Versorgungs-Steuerschaltung 101 verwendet. Das heißt, im Zustand der Bereitstellung der Ersatzspannung gibt der Komparator 29 einen niedrigen Pegel aus, so daß das UND-Gatter 211 das Zugriffsgewährungssignal 114 auf niedrigem Pegel hält. Daher hält das UND-Gatter 113 das Zugriffssignal 15 für die Einheit 17 unabhängig davon, ob das Zugriffsanforderungssignal 117 von der Datenverarbeitungsschaltung 16 erzeugt wird oder nicht, auf niedrigem Pegel. Dadurch wird ein unerwünschter Zugriff auf die Datenspeichereinheit 17 während der Bereitstellung der Ersatzspannung verhindert.

Wenn sich der IC 15 in einem normalen Betriebszustand befindet, kann die Hauptspannung Vcc oftmals niedriger als der Standardwert sein. Falls das Datenverarbeitungselement 16 mit einer solchen abgesenkten Betriebsspannung arbeitet, kann sie fehlerhafte Daten erzeugen und in der Datenspeichereinheit 17 speichern. Daher wird bevorzugt, einen Zugriff auf die Datenspeichereinheit 17 in einer solchen Situation zu verhindern.

Hierzu ist der Komparator 28 vorgesehen. Genauer wird die Spannung über der Diode 27 an einen invertierenden Eingang (-) des Komparators 28 angelegt. Diese Spannung ist gegen eine Spannungsschwankung am Quellenanschluß 110 stabilisiert. Andererseits wird an einen nichtinvertierenden Eingang (+) des Komparators 28 die durch die Widerstände 24 und 26 geteilte Spannung angelegt. Diese Spannung verändert sich in Abhängigkeit von der Spannungsschwankung am Anschluß 110. Wenn daher die Spannung am Anschluß 110 auf einen Pegel abfällt, bei dem die wi-

derstandsgeteilte Spannung gleich oder niedriger als die Spannung über der Diode 27 wird, gibt der Komparator 28 ein Niedrigpegelsignal aus. Im Ergebnis gibt das UND-Gatter 211 das Zugriffsgewährungssignal 114 mit niedrigem Pegel aus, um einen Zugriff auf die Datenspeichereinheit 17 zu verhindern. Da wie obenerwähnt das UND-Gatter 211 außerdem das Zugriffsgewährungssignal 114 durch Verwenden des Ausgangs des Komparators 29 steuert, sind die Widerstandswerte der Widerstände 24 und 26 so ausgelegt, daß der Komparator 28 ein Niedrigpegelsignal ausgibt, wenn die Spannung am Anschluß 110 auf einen Wert zwischen seinem Standardwert und der Ersatzspannung  $V_{BUP}$  abgesenkt wird. In dieser Ausführungsform gibt der Komparator 28 das Niedrigpegelsignal aus, wenn die Spannung am Anschluß 110 auf 4 Volt absinkt, was eine Zwischenspannung zwischen dem Standardwert von 5 Volt des Anschlusses 110 und der Ersatzspannung  $V_{BUP}$  von 3 Volt darstellt.

Somit bilden der Komparator 28, die Widerstände 24-26 und die Diode 27 eine Hauptquellenspannungsverringerungs-Überwachungsschaltung. Der Betrieb dieser Schaltung ist während der Periode der Bereitstellung der Ersatzspannung nicht erforderlich. Daher werden die Transistoren 21 bis 23 während der Periode der Bereitstellung der Ersatzspannung durch den hohen Pegel vom Invertierer 210 ausgeschaltet, so daß in der Überwachungsschaltung keine Leistung verbraucht wird. Die Verhinderung eines solchen Leistungsverbrauchs während der Periode der Bereitstellung der Ersatzspannung kann auch durch die Anordnung von N-Kanal-Transistoren auf seiten des Masseanschlusses 112 anstelle der P-Kanal-Transistoren 21 bis 23 verwirklicht werden, die mit dem Ausgang des Komparators 29 versorgt werden.

In Fig. 3 ist ein IC 35 gemäß einer weiteren Ausführungsform der vorliegenden Erfindung gezeigt, wobei die glei-

chen Komponenten wie in Fig. 2 mit den gleichen Bezugszeichen bezeichnet sind, um eine weitere Beschreibung hiervon weglassen zu können. In dieser Ausführungsform sind eine Leistungsverorgungsleitung 161 für eine Datenverarbeitungsschaltung 16 und eine Leistungsverorgungsleitung 171 für eine Datenspeichereinheit 17 sowie ein UND-Gatter 113 unabhängig voneinander vorgesehen. Die Datenverarbeitungsschaltung muß ihren Betrieb während der Periode der Bereitstellung der Ersatzspannung nicht ausführen, weshalb es nicht notwendig ist, daß an sie eine Quellenspannung angelegt wird. Vielmehr wird bevorzugt, an die Einheit 16 keine Spannung anzulegen, um den Leistungsverbrauch der Ersatzquelle 12 während der Bereitstellung der Ersatzspannung niedrig zu halten. Diese Ausführungsform basiert auf dieser Betrachtung. Die Quellenleitungen 161 und 171 sind mit einer Quellenspannungserfassungs-/Versorgungs-Steuerschaltung 301 verbunden. Darüber hinaus ist in dieser Ausführungsform die in Fig. 1 gezeigte Diode aus den später beschriebenen Gründen weggelassen.

Wie in Fig. 4 gezeigt, ist die Quellenleitung 161 für die Datenverarbeitungseinheit 16 an den Hauptquellenanschluß 110 angeschlossen, während die Leistungsquellenleitung 171 für die Datenspeichereinheit 17 über einen P-Kanal-MOS-Transistor 41 an den Hauptleistungsanschluß 110 angeschlossen ist. Ferner ist eine Elektrode des Transistors 212, die vom Ersatzquellenanschluß 111 entfernt ist, an die Quellenleitung 171 angeschlossen. An das Gate des Transistors 141 ist ein Ausgang eines Invertierers 410 angeschlossen, der den Ausgang des Komparators 29 invertiert. Ferner sind die Transistoren 21 bis 23 weggelassen, außerdem ist zur Steigerung der Stabilität einer Referenzspannung über der Diode 27 anstelle des Widerstands 25 (Fig. 2) eine Konstantstromquelle 45 vorgesehen.

Im Normalbetrieb stellt der Komparator 29 durch Schließen des Leistungsschalters 14 den Hochpegelausgang bereit, wodurch die Transistoren 41 und 212 eingeschaltet bzw. ausgeschaltet werden. Daher empfangen die Quellenleitungen 161 und 171 die Hauptleistungsspannung  $V_{CC}$ , so daß ein gewünschter Schaltungsbetrieb ausgeführt wird. In diesem Fall wird die Spannung am Anschluß 10 durch den Komparator 28, die Widerstände 24 und 26, die Diode 27 und die Konstantstromquelle 45 wie oben erwähnt überwacht. Wenn daher die Quellenspannung am Anschluß 10 auf einen vorgegebenen Wert abgesenkt wird, stellt der Komparator 28 einen Niedrigpegelausgang bereit, so daß ein Zugriff auf die Datenspeichereinheit 17 verhindert wird.

Wenn der Leistungsschalter 14 geöffnet ist, stellt der Komparator 29 den Niedrigpegelausgang bereit, um die Transistoren 41 und 212 aus- bzw. einzuschalten. Daher wird an die Quellenleitung 171 die Ersatzspannung  $V_{BUP}$  angelegt, so daß die Datenspeichereinheit 17 die gespeicherten Daten hält. Die UND-Gatter 211 und 113 verhindern den Zugriff auf die Einheit 17. Aufgrund der Tatsache, daß der Transistor 41 ausgeschaltet ist, fließt von der Ersatzquelle 12 zur Datenverarbeitungsschaltung 16 kein Strom, um den Leistungsverbrauch in dieser Schaltung zu unterdrücken. Da in den Hauptleistungsanschluß 110 kein Strom fließt, ist die Diode 13 nicht notwendig. Die aus den Komponenten 24 bis 28 und 45 gebildete Hauptspannungs-Überwachungsschaltung verbraucht keine unnötige Leistung.

Wie oben erwähnt, wird gemäß dieser Ausführungsform die Diode 13 auf seiten der Hauptquelle wie in Fig. 1 gezeigt unnötig, wobei bei weiter reduziertem Leistungsverbrauch die Lebensdauer der Leistungsquelle 12 erhöht werden kann.

Wenn in den Ausführungsformen der vorliegenden Erfindung irgendeiner der Komparatoren 28 oder 29 den Niedrigpegelausgang bereitstellt, stellt das UND-Gatter 211 das Niedrigpegel-Zugriffgewährungssignal bereit, um einen Zugriff auf die Einheit 17 zu verhindern. Daher ist diese Operation mit einer ODER-Funktion funktional äquivalent. Daher kann das UND-Gatter 211 durch ein ODER-Gatter ersetzt werden, indem der Ausgang der beiden Komparatoren 28 und 29 invertiert wird. Da darüber hinaus verhindert wird, daß auf die Datenspeichereinheit 17 durch den Komparator 28 zugegriffen wird, bevor an die Quellenleitungen 120 und 171 die Ersatzspannung  $V_{BUP}$  angelegt wird, werden die in der Einheit 17 gespeicherten Daten nicht zerstört, was zwischen einem Zeitpunkt, in dem die Hauptquelle abgekoppelt wird, und einen Zeitpunkt, in dem die Ersatzspannung angelegt wird, auftreten könnte, so daß die Schaltung zuverlässiger wird.

Obwohl die Erfindung anhand spezifischer Ausführungsformen beschrieben worden ist, ist nicht beabsichtigt, daß diese Beschreibung eine beschränkende Wirkung hat. Verschiedene Abwandlungen der offenbarten Ausführungsformen sind für Fachleute bei Bezugnahme auf die Beschreibung der Erfindung offensichtlich. Es ist daher beabsichtigt, daß die beigefügten Ansprüche irgendwelche Abwandlungen oder Ausführungsformen abdecken, soweit sie in den Umfang der Erfindung fallen. Beispielsweise kann für jeden der Komparatoren 28 und 29 ein Komparator des Schmitt-Trigger-Typs verwendet werden. Darüber hinaus kann in den nichtinvertierenden Eingang und/oder den invertierenden Eingang des Komparators 29 eine Spannungsabfalleinrichtung wie etwa eine Diode in Serie eingefügt sein.



### Patentansprüche

1. Integriertes Halbleiterschaltungsbauelement, mit einem ersten Leistungsanschluß (110), an den eine Hauptquellenspannung (11) anzulegen ist, einem zweiten Leistungsanschluß (111), an den eine Ersatzspannung (12) anzulegen ist, einer Quellenleitung (120, 161) zum Anschließen des ersten Leistungsanschlusses an eine interne Schaltung (16), einer Datenspeichereinrichtung (17), die mit der Quellenleitung (120, 161) verbunden ist, einem Transistor (212), der zwischen den zweiten Leistungsanschluß (111) und die Quellenleitung (120, 161) geschaltet ist, einer Komparatoreinrichtung (29) zum Vergleichen einer auf die Spannung am ersten Leistungsanschluß (110) bezogenen ersten Spannung mit einer auf die Spannung am zweiten Leistungsanschluß (111) bezogenen zweiten Spannung, um den Transistor (212) nichtleitend zu machen, wenn die erste Spannung einen größeren Absolutwert als die zweite Spannung besitzt, und um den Transistor (12) leitend zu machen, wenn die erste Spannung keinen größeren Absolutwert als die zweite Spannung besitzt, und einer Hauptquellenspannungsverminderung-Überwachungseinrichtung (24-28) zum Verhindern jeglichen Datenzugriffs auf die Datenspeichereinrichtung (17), wenn die Spannung am ersten Leistungsanschluß (110) auf einen Zwischenwert zwischen der Hauptquellenspannung (11) und der Ersatzspannung (12) abgesenkt wird.

2. Integriertes Halbleiterschaltungsbauelement nach Anspruch 1, dadurch gekennzeichnet, daß die Hauptquellenspannungsverminderung-Überwachungseinrichtung

einen Komparator (28) mit einem Ausgang, einem invertierten Eingang und einem nichtinvertierten Eingang, eine Diode (27), die zwischen einen Referenzleistungsanschluß (112) und den invertierten Eingang angeschlossen ist, einen ersten Widerstand (26), der zwischen den Referenzleistungsanschluß und den nichtinvertierten Eingang angeschlossen ist, einen zweiten Widerstand (24), der zwischen den nichtinvertierten Eingang und die Quellenleitung angeschlossen ist, sowie einen dritten Widerstand (25) enthält, der zwischen dem invertierten Eingang und der Quellenleitung angeschlossen ist.

3. Integriertes Halbleiterschaltungsbauelement nach Anspruch 2, ferner gekennzeichnet durch Transistoren (21, 22, 23), wovon jeder zwischen dem ersten Leistungsanschluß (110) und dem zweiten Leistungsanschluß (112) mit der Hauptquellenspannungsverminderungs-Überwachungseinrichtung in Serie geschaltet ist und gesperrt wird, wenn die Spannung am ersten Leistungsanschluß (110) nicht höher als die zweite Spannung ist.

4. Integriertes Halbleiterschaltungsbauelement, mit einem ersten Leistungsanschluß (110), an den eine Hauptquellenspannung (11) anzulegen ist, einem zweiten Leistungsanschluß (112), an den eine Ersatzspannung (12) anzulegen ist, einer ersten Quellenleitung (171) für eine erste interne Schaltung (17), einer ersten Schalteinrichtung (41), die zwischen dem ersten Leistungsanschluß (110) und der ersten Quellenleitung (171) angeschlossen ist, einer zweiten Schalteinrichtung (212), die zwischen dem zweiten Leistungsanschluß (111) und der ersten Quellenleitung (171) angeschlossen ist, und einer Komparatoreinrichtung (29) zum Vergleichen einer auf die Spannung am ersten Leistungsanschluß (110)

bezogenen ersten Spannung mit einer auf die Spannung am zweiten Leistungsanschluß (111) bezogenen zweiten Spannung und zum EIN- bzw. AUS-Schalten der ersten und der zweiten Schalteinrichtung, wenn die erste Spannung einen größeren Absolutwert als die zweite Spannung besitzt, und zum AUS- bzw. EIN-Schalten der ersten und der zweiten Schalteinrichtung, wenn die erste Spannung keinen größeren Absolutwert als die zweite Spannung besitzt.

5. Integriertes Halbleiterschaltungsbauelement nach Anspruch 4, ferner gekennzeichnet durch eine zweite Quellenleitung (161) für eine zweite interne Schaltung (16), wobei die zweite Quellenleitung an den ersten Leistungsanschluß angeschlossen ist.

6. Integriertes Halbleiterschaltungsbauelement nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß die erste interne Schaltung eine Datenspeichereinrichtung (17) ist und daß die Vorrichtung ferner eine Hauptquellenspannungsverminderung-Überwachungseinrichtung (24, 26, 27, 45, 28) enthält, um jeglichen Datenzugriff auf die Datenspeichereinrichtung zu verhindern, wenn die Spannung am ersten Leistungsanschluß auf einen Zwischenwert zwischen der Hauptquellenspannung und der Ersatzspannung abgesenkt wird.

7. Integrierte Halbleiterschaltungsbauelement nach Anspruch 6, dadurch gekennzeichnet, daß die Hauptquellenspannungsverminderung-Überwachungseinrichtung einen Komparator (28), der seinerseits einen Ausgang, einen invertierten Eingang und einen nichtinvertierten Eingang besitzt und zwischen einen Referenzleistungsanschluß (112) und den ersten Leistungsanschluß geschaltet ist, eine Diode (27), die zwischen den Referenzleistungsanschluß und den

invertierten Eingang geschaltet ist, zwei Widerstände (24, 26), die zwischen den Referenzleistungsanschluß und den nichtinvertierten Eingang bzw. zwischen den ersten Leistungsanschluß und den nichtinvertierten Eingang geschaltet sind, sowie eine Konstantstromquelle (45) enthält, der zwischen dem invertierten Eingang und dem ersten Leistungsanschluß angeschlossen ist.

8. Integriertes Halbleiterschaltungsbauelement nach Anspruch 4 oder 5, bei der die erste und die zweite Schalteinrichtung durch zwei MOS-Transistoren gegeben sind, deren Source-Drain-Pfade zwischen dem ersten und dem zweiten Leistungsanschluß in Serie geschaltet sind.

9. Integriertes Halbleiterschaltungsbauelement nach Anspruch 1 oder 6, dadurch gekennzeichnet, daß die Hauptquellenspannungsverminderung-Überwachungseinrichtung (24-28) ein Spannungsverminderungs-Erfassungssignal erzeugt, wenn die Spannung am ersten Leistungsanschluß auf den Zwischenspannungswert abgesenkt wird, daß die Komparatoreinrichtung (29) ein Ersatzsteuersignal erzeugt, das einen ersten logischen Pegel annimmt, wenn die erste Spannung einen größeren Absolutwert als die zweite Spannung besitzt, und einen zweiten logischen Pegel annimmt, wenn die erste Spannung keinen größeren Absolutwert als die zweite Spannung besitzt, und daß die Hauptquellenspannungsverminderung-Überwachungseinrichtung eine Einrichtung (211) enthält, die entweder auf das Spannungsverminderungs-Erfassungssignal oder das Ersatzsteuersignal anspricht und den zweiten logischen Pegel ausgibt, um einen Zugriff auf die Datenspeichereinrichtung zu verhindern.

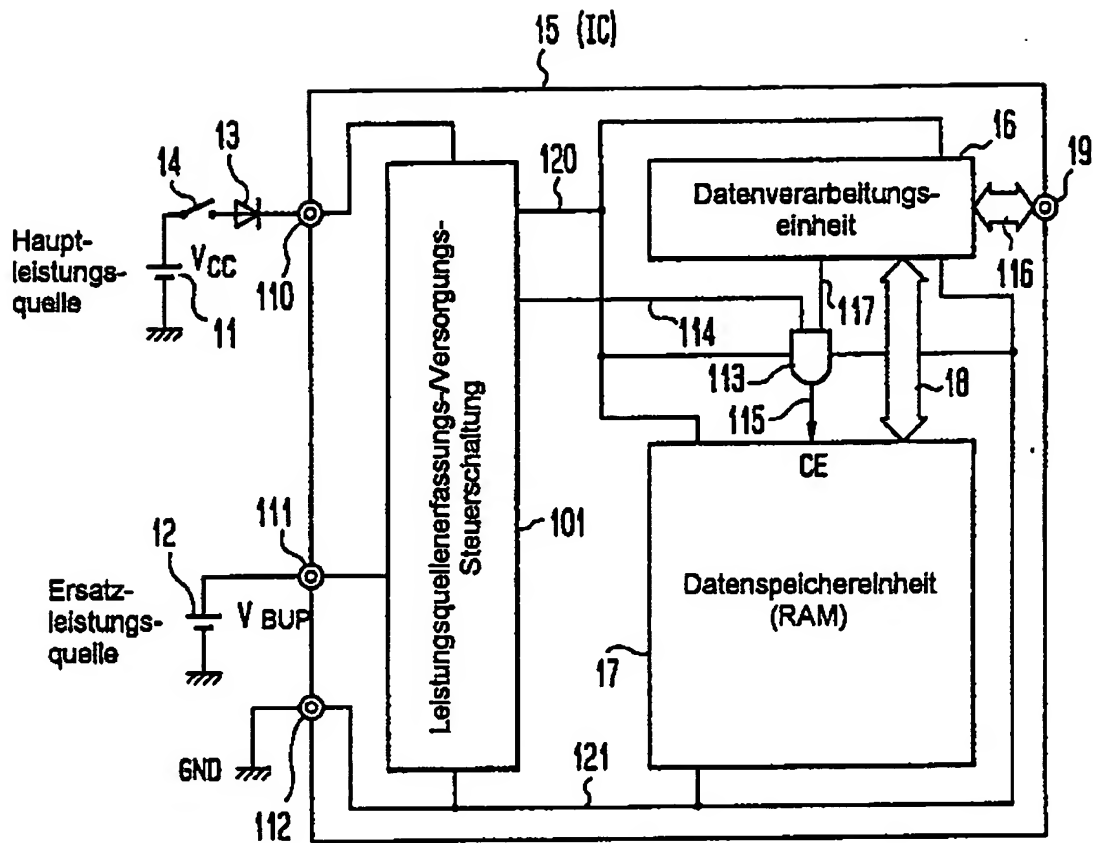


Fig. 1

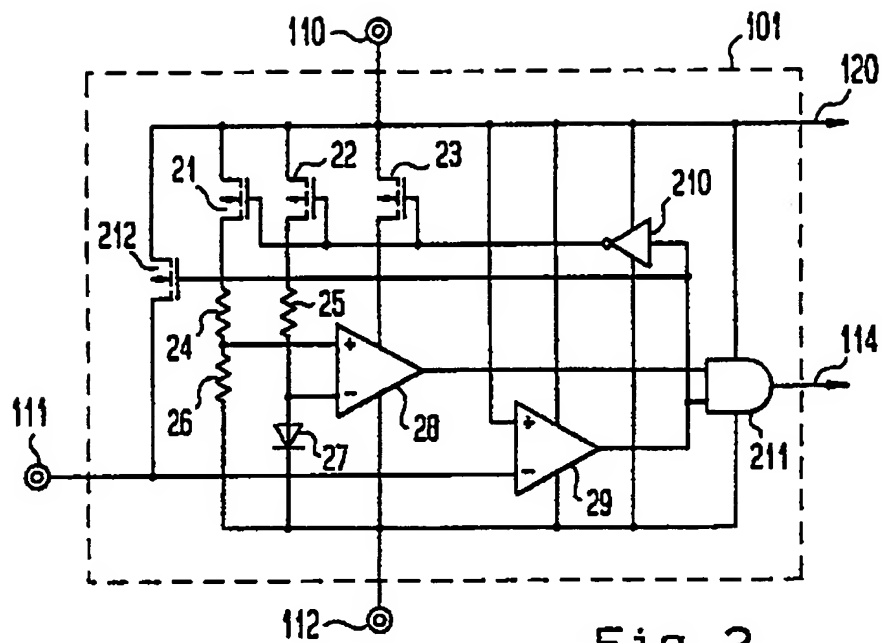


Fig. 2

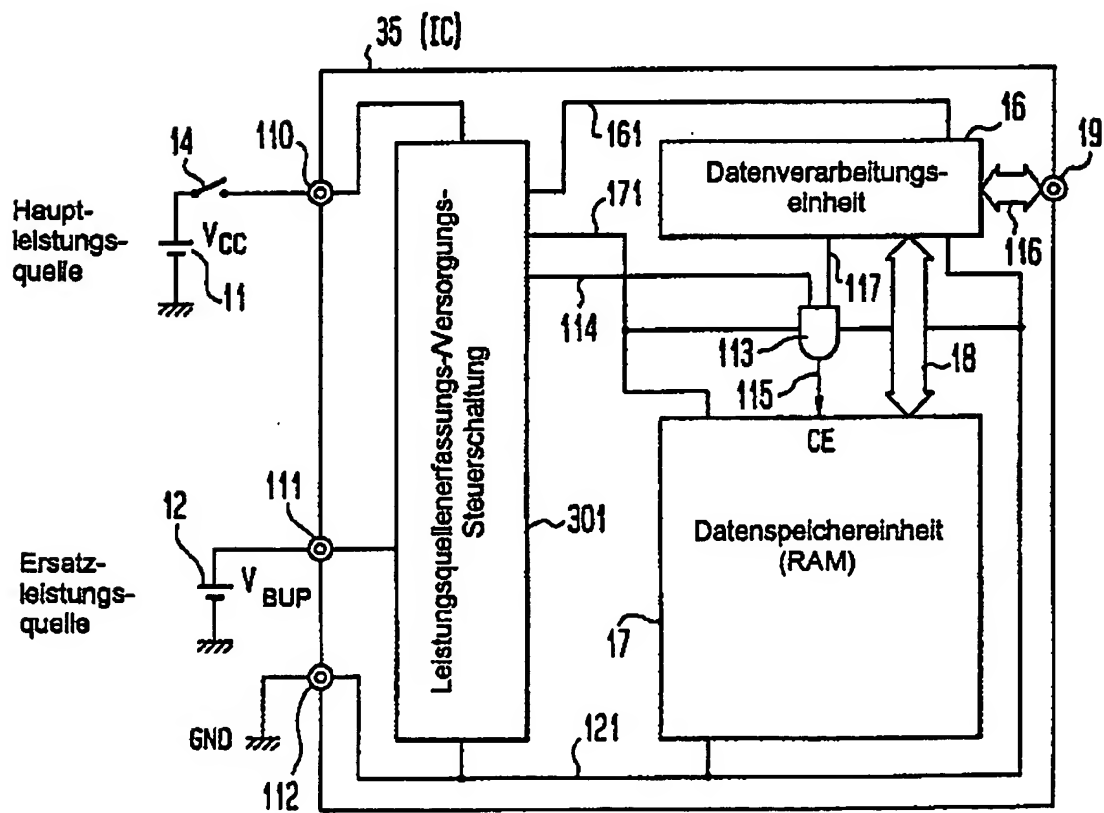


Fig. 3

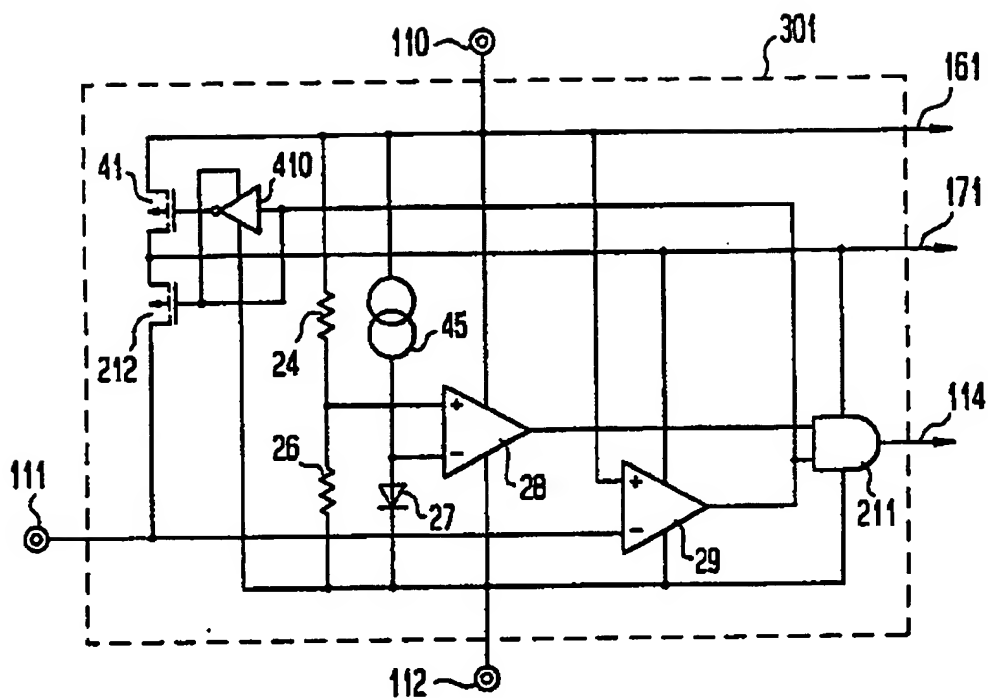
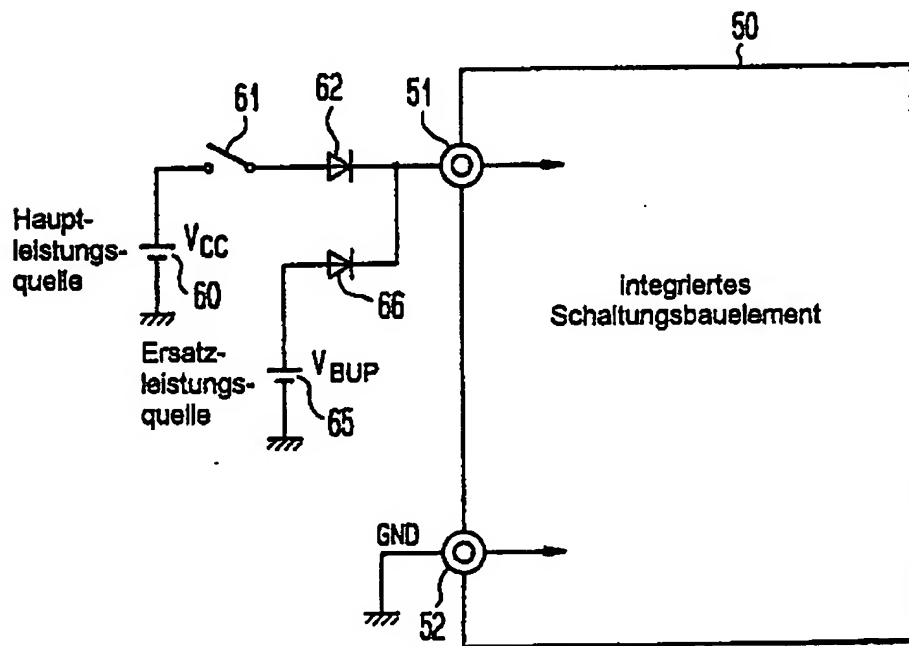


Fig.4



**Fig. 5**  
(Stand der Technik)